Chapitre 3 : Les mémoires

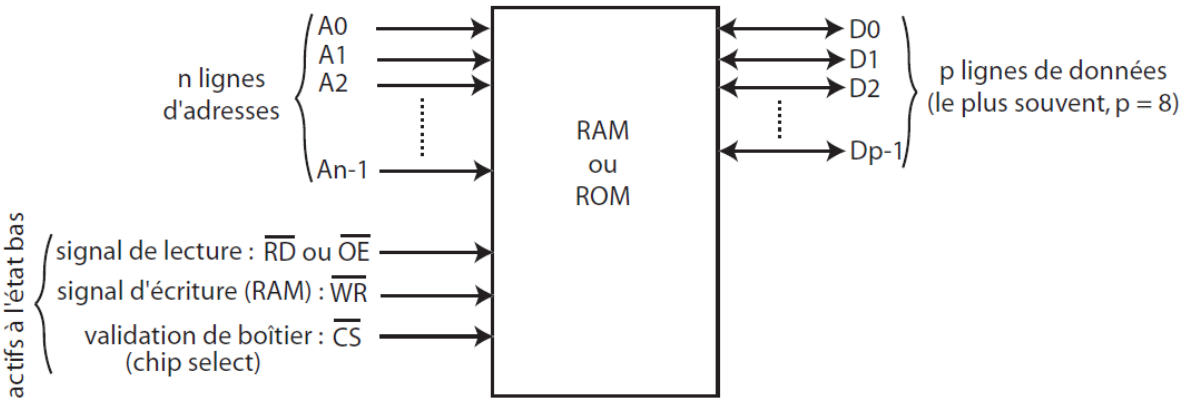
III.1 Mémoires ROM et RAM

On distingue deux types de mémoires :

- **Les m´mémoires vives** (RAM : Random Access Memory) ou mémoires volatiles. Elles perdent leur contenu en cas de coupure d'alimentation. Elles sont utilisées pour stocker temporairement des données et des programmes. Elles peuvent être lues et écrites par le microprocesseur ;
- **Les mémoires mortes** (ROM : Read Only Memory) ou mémoires non volatiles. Elles conservent leur contenu en cas de coupure d'alimentation. Elles ne peuvent être que lues par le microprocesseur (pas de possibilité d'écriture). On les utilise pour stocker des données et des programmes de manière définitive.

Les mémoires sont caractérisées par leur capacité : nombre total de cases mémoire contenues dans un même boitier.

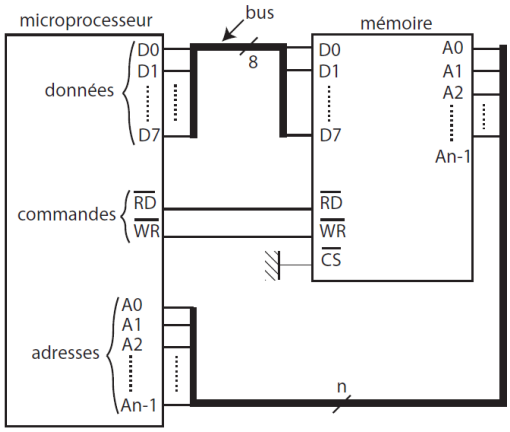
III.2 Schéma fonctionnel d'une mémoire



Le nombre de lignes d'adresses d´dépend de la capacité de la mémoire : n lignes d'adresses permettent d'adresser 2n cases mémoire : 8 bits d'adresses permettent d'adresser 256 octets, 16 bits d'adresses permettent d'adresser 65536 octets (= 64 Ko), ...

Exemple : mémoire RAM 6264, capacité = 8K×8 bits : 13 broches d'adresses A0 à A12, 2^{13} = 8192 = 8 Ko.

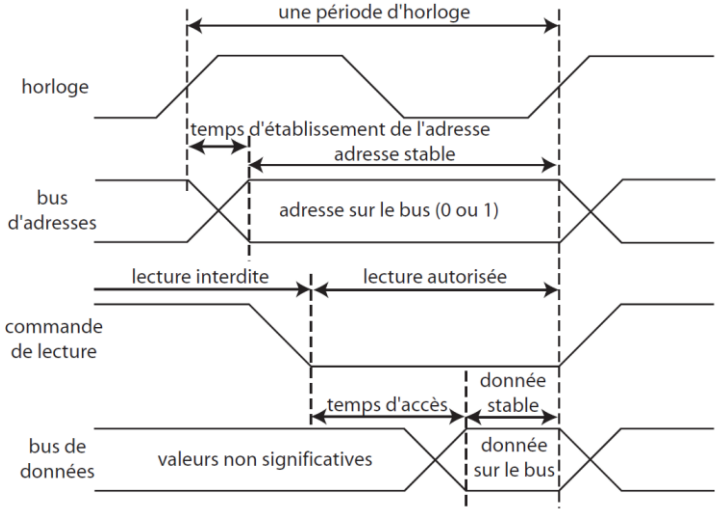
III.3 Interfaçage microprocesseur/mémoire



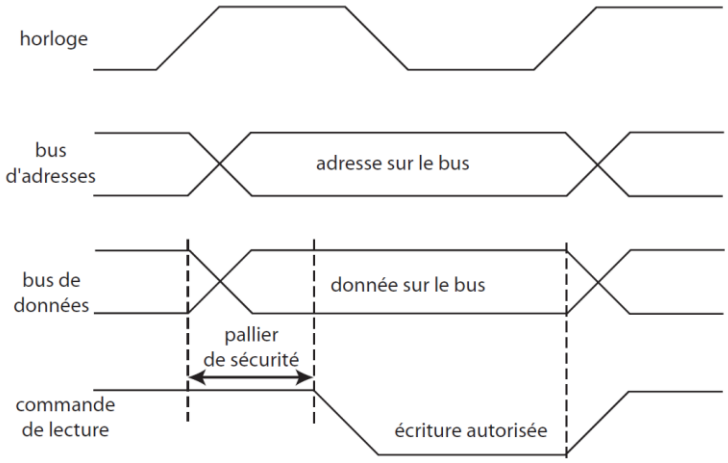
III.4 Chronogrammes de lecture/écriture en mémoire

Une caractéristique importante des mémoires est leur temps d'accès : c'est le temps qui s''écoule entre l'instant où l'adresse de la case mémoire est présentée sur le bus d'adresses et celui où la mémoire place la donnée demandée sur le bus de données. Ce temps varie entre 50 ns (mémoires rapides) et 300 ns (mémoires lentes).

Chronogramme de lecture en mémoire :



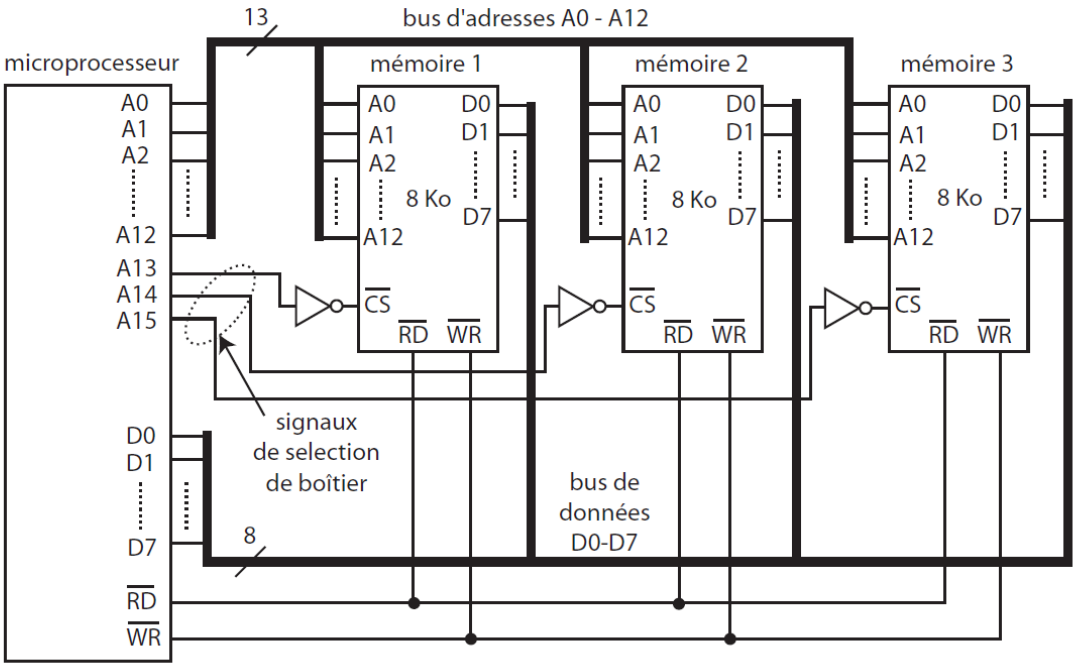
Chronogramme d''écriture en mémoire :



III.5 Connexion de plusieurs boitiers mémoire sur le bus d'un microprocesseur

Les boîtiers mémoire possèdent une broche notée CS : Chip Select. Lorsque cette broche est active (état bas), le circuit peut être lu ou écrit. Lorsqu'elle est inactive (état haut), le circuit est exclu du service : ses broches de données D0 `a D7 passent `a l'état de haute impédance : tout se passe comme si la mémoire était d´déconnectée du bus de données du microprocesseur, d'où la possibilité de connecter plusieurs boîtiers mémoire sur un même bus : un seul signal CS doit être actif `a un instant donné pour éviter les conflits entre les différents boîtiers.

Exemple : connexion de trois boîtiers mémoire d'une capacité de 8 Ko chacun (13 lignes d'adresses) sur un bus d'adresse de 16 bits :



Dans un même boitier, une case mémoire est d´signée par les bits d'adresses A0 `a A12 :

A12	A11	...	A1	A0		A12	A11	...	A1	A0
0	0	...	0	0	à	1	1	...	1	1
0000H						1FFFH				

Pour atteindre la mémoire no1, il faut mettre à 1 le bit A13 et à 0 les bits A14 et A15.
La plage d'adresses occupée par cette mémoire est donc :

A15	A14	A13	A12	...	A0		A15	A14	A13	A12	...	A0
0	0	1	0	...	0	à	0	0	1	1	...	1
2000H							3FFFH					

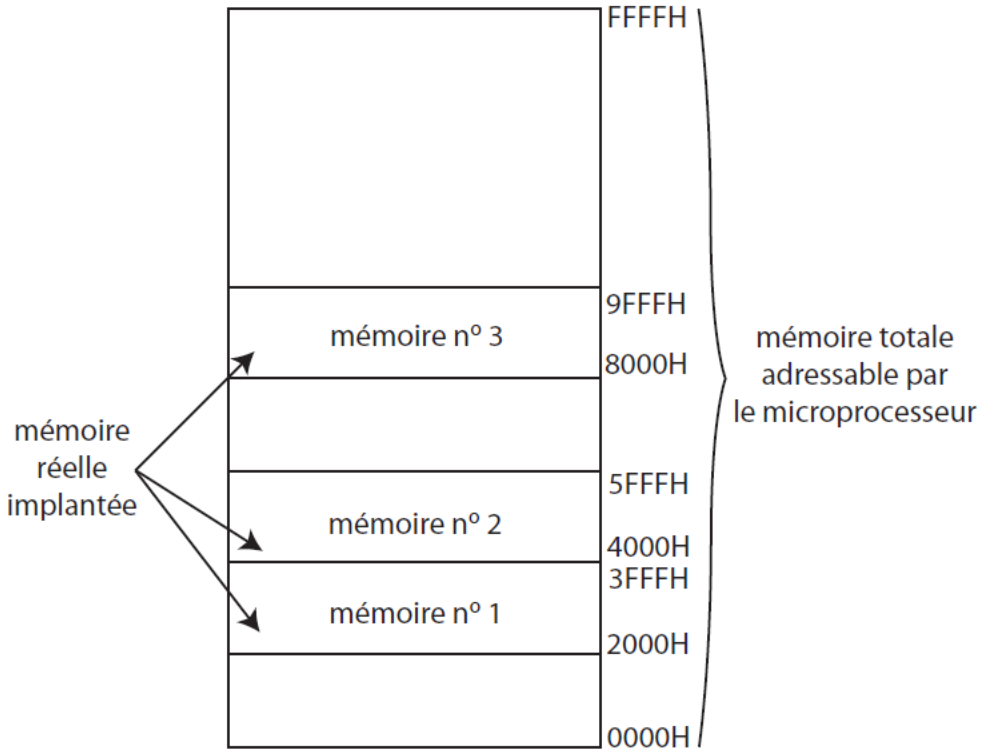
De même, pour la mémoire no2, on doit avoir A13 = 0, A14 = 1 et A15 = 0 d'où la plage d'adresses occupée cette m´mémoire :

A15	A14	A13	A12	...	A0		A15	A14	A13	A12	...	A0
0	1	0	0	...	0	à	0	1	0	1	...	1
4000H							5FFFH					

Pour la m´mémoire no3, on doit avoir A13 = 0, A14 = 0 et A15 = 1 d'où la plage d'adresses occupée cette mémoire :

A15	A14	A13	A12	...	A0		A15	A14	A13	A12	...	A0
1	0	0	0	...	0	à	1	0	0	1	...	1
8000H							9FFFH					

On en déduit la cartographie ou mapping de la mémoire visible par le microprocesseur :



III.6 Décodage d'adresses

Les trois bits A13, A14 et A15 utilises précédemment fournissent en fait 8 combinaisons, de 000 à 111, d'où la possibilité de connecter jusqu'`a 8 boîtiers mémoire de 8 Ko sur le bus. La mémoire totale implantée devient donc de 8 × 8 Ko = 64 Ko : valeur maximale possible avec 16 bits d'adresses.

Pour cela, il faut utiliser un circuit de décodage d'adresses, dans ce cas : un décodeur 3 vers 8.

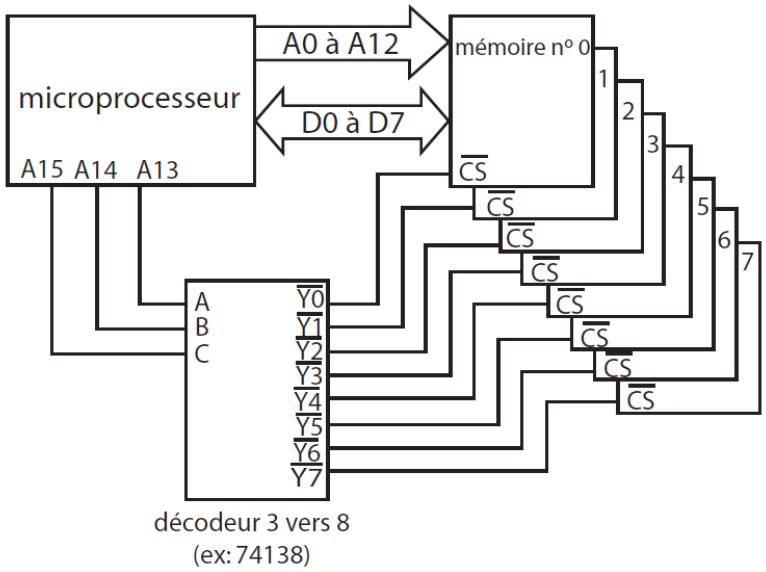
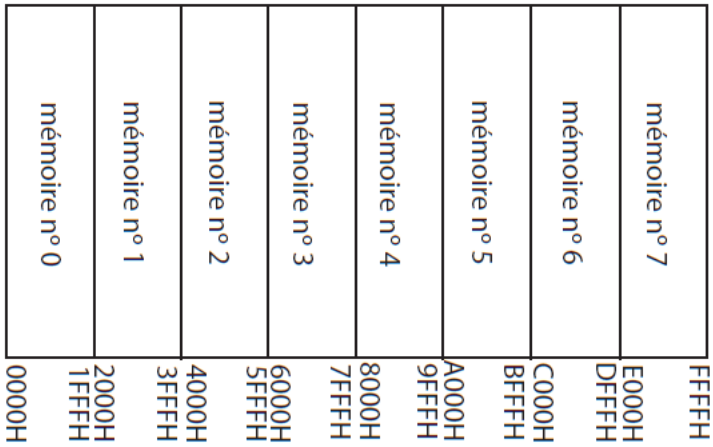


Table de vérité du d´décodeur d'adresses :

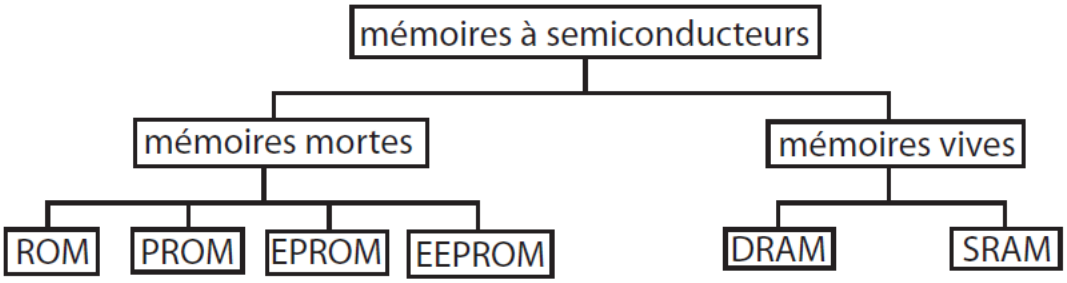
C	B	A	$\overline{Y0}$	$\overline{Y1}$	$\overline{Y2}$	$\overline{Y3}$	$\overline{Y4}$	$\overline{Y5}$	$\overline{Y6}$	$\overline{Y7}$
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

Le mapping de la mémoire devient ainsi :



III.7 Classification des mémoires

Jusqu'à la fin des années 1970, on utilisait des m´mémoires à tores magnétiques, lentes et de faibles capacités. Actuellement, on n'utilise plus que des mémoires à semi-conducteurs.



Mémoires mortes:

- ROM: Read Only Memory. mémoire à lecture seule, sans ´écriture. Son contenu est programmé une fois pour toutes par le constructeur. Avantage : faible coût. Inconvénient : nécessite une production en très grande quantité.

- PROM: Programmable Read Only Memory. ROM programmable une seule fois par l'utilisateur (ROM OTP : One Time Programming) en faisant sauter des fusibles. Nécessite un programmateur spécialisé : application d'une tension de programmation (21 ou 25 V) pendant 20 ms.
- EPROM : Erasable PROM, appelée aussi UVPROM. ROM programmable électriquement avec un programmateur et effaçable par exposition à un rayonnement ultraviolet pendant 30 minutes. Famille 27nnn, exemple : 2764 (8 Ko), 27256 (32 Ko). Avantage : reprogrammable par l'utilisateur.
- EEPROM : Electrically Erasable PROM. ROM programmable et effaçable électriquement. Lecture `a vitesse normale ($\leq$ 100 ns). Ecriture (= effacement) très lente ($\approx$ 10 ms). Application : les EEPROM contiennent des données qui peuvent être modifiées de temps en temps, exemple : paramètres de configuration des ordinateurs. Avantage : programmation sans extraction de la carte et sans programmateur. Inconvénient : coût ´élevé.

Mémoires vives :

- SRAM : Static Random Access Memory. mémoire statique à accès aléatoire, à base de bascules à semi-conducteurs `a deux ´états (bascules RS). Famille 62nnn, exemple : 62128 (16 Ko). Avantage : très rapide, simple d'utilisation. Inconvénient : compliqué à réaliser.
- DRAM : Dynamic RAM. Basée sur la charge de condensateurs : condensateur chargé = 1, condensateur d´décharge = 0. Avantage : intégration ´élevée, faible coût. Inconvénient : nécessite un rafraîchissement périodique à cause du courant de fuite des condensateurs. Application : réalisation de la mémoire vive des ordinateurs (barrettes mémoire SIMM : Single In-line Memory module).